

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Application No.: To Be Assigned
Applicant: Masaaki Noda et al.
Filed: February 19, 2004
Title: DIGITAL SIGNAL TRANSCEIVER

TC/A.U.: To Be Assigned
Examiner: To Be Assigned
Confirmation No.: To Be Assigned
Docket No.: MAT-8510US

CLAIM TO RIGHT OF PRIORITY***Mail Stop Patent Application***

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

S I R :

Pursuant to 35 U.S.C. § 119, Applicants' claim to the benefit of filing of prior Japanese Patent Application No. 2003-047306, filed February 25, 2003, as stated in the inventors' Declaration, is hereby confirmed.

A certified copy of the above-referenced application is enclosed.

Respectfully submitted,


Lawrence E. Ashery, Reg. No. 34,515
Attorney for Applicants

LEA/fp

Enclosures: (1) certified copy

Dated: February 19, 2004

P.O. Box 980
Valley Forge, PA 19482
(610) 407-0700

The Commissioner for Patents is hereby authorized to charge payment to Deposit Account No. **18-0350** of any fees associated with this communication.

EXPRESS MAIL: Mailing Label Number: EV 351 884 666 US
Date of Deposit: February 19, 2004

I hereby certify that this paper and fee are being deposited, under 37 C.F.R. § 1.10 and with sufficient postage, using the "Express Mail Post Office to Addressee" service of the United States Postal Service on the date indicated above and that the deposit is addressed to the Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.


KATHLEEN LIBBY

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 2月25日
Date of Application:

出願番号 特願2003-047306
Application Number:
[ST. 10/C]: [JP 2003-047306]

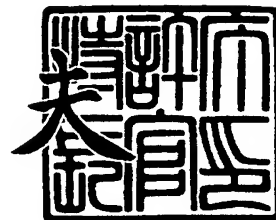
出願人 松下電器産業株式会社
Applicant(s):



2003年12月26日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



出証番号 出証特2003-3108020

【書類名】 特許願

【整理番号】 2177040057

【提出日】 平成15年 2月25日

【あて先】 特許庁長官殿

【国際特許分類】 H04B 1/38

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電子部品株式会社
 会社内

 【氏名】 野田 雅明

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電子部品株式会社
 会社内

 【氏名】 浅山 修

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電子部品株式会社
 会社内

 【氏名】 安藤 浩

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電子部品株式会社
 会社内

 【氏名】 上田 英輝

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電子部品株式会社
 会社内

 【氏名】 開藤 充

【特許出願人】

 【識別番号】 000005821

 【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938



【書類名】 明細書

【発明の名称】 デジタル信号送受信機

【特許請求の範囲】

【請求項 1】 デジタル信号が入力される送信変調入力端子と、この送信変調入力端子に入力されたデジタル信号で直接変調されるとともに PLL データ入力端子に入力された PLL 制御データにより出力信号が設定される周波数変調回路と、この周波数変調回路の出力が供給される電力増幅器と、この電力増幅器の出力が一方の端子に供給されるアンテナスイッチと、このアンテナスイッチの共通端子が接続されたアンテナ端子と、前記アンテナスイッチの他方の端子が接続された受信用フィルタと、この受信用フィルタの出力に接続された高周波増幅器と、この高周波増幅器の出力が一方の入力に供給される受信用ミキサと、この受信用ミキサの出力が供給される出力端子とを備え、前記受信用ミキサの他方の入力には前記周波数変調回路の出力を接続し、受信時には前記周波数変調回路を無変調出力とするとともに、この周波数変調回路から出力される発振信号の位相雑音波形を送信時と前記受信時とで切替えるデジタル信号送受信機。

【請求項 2】 位相雑音波形は、周波数変調回路を形成する位相比較器に入力する位相比較周波数を、送信時には低い周波数に設定するとともに受信時には高い周波数に設定する請求項 1 に記載のデジタル信号送受信機。

【請求項 3】 位相雑音波形は、周波数変調回路を形成するチャージポンプの充放電電流を、送信時には大きな値に設定するとともに受信時には小さな値に設定する請求項 1 に記載のデジタル信号送受信機。

【請求項 4】 位相雑音波形は、周波数変調回路を形成するローパスフィルタのカットオフ周波数を、送信時には高い値に設定するとともに受信時に低い値に設定する請求項 1 に記載のデジタル信号送受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、デジタル信号送受信機に関するものである。

【0002】

【従来の技術】

従来のデジタル信号送受信機は、以下に示す構成をしていた。即ち、図4において、受信系は、アンテナ41が接続されるアンテナ端子42と、このアンテナ端子42に接続されたアンテナスイッチ43と、このアンテナスイッチ43の一方の端子43aが接続された受信用フィルタ52と、この受信用フィルタ52の出力が接続された高周波増幅器53と、この高周波増幅器53の出力が一方の入力に接続されるとともに、他方の入力にはPLL発振回路51の出力が接続された受信用ミキサ54と、この受信用ミキサ54の出力が接続された出力端子55とで構成されていた。また、PLL発振回路51には、PLL制御用入力端子51aが接続され、このPLL制御用入力端子51aからの制御データによりPLL発振回路51は制御されていた。

【0003】

一方、送信系は、送信変調用入力端子49の出力が一方の入力に接続されるとともに、他方の入力には局部発振器50の出力が接続された変調器47と、この変調器47の出力が一方の入力に接続されるとともに、他方の入力にはPLL発振回路51の出力が接続された送信用ミキサ46と、この送信用ミキサ46の出力が接続された送信用フィルタ45と、この送信用フィルタ45の出力とアンテナスイッチ43の他方の端子43bとの間に接続された電力増幅器44とで構成されていた。

【0004】

以上のように構成されたデジタル信号送受信機において、以下にその動作を説明する。

【0005】

先ず、受信系について説明する。アンテナ41で受信された高周波信号はアンテナ端子42に導かれる。この高周波信号はアンテナスイッチ43を介して受信用フィルタ52で希望信号を通過させる。この希望信号は高周波増幅器53で増幅される。この増幅された信号は受信用ミキサ54でPLL発振回路51の出力と混合され、中間周波数となって出力端子55から出力される。

【0006】

次に送信系について説明する。送信系では、送信変調用入力端子 49 に入力された信号は局部発振器 50 から出力される信号により変調器 47 で変調される。この変調信号は送信用ミキサ 46 で PLL 発振回路 51 の出力と混合される。この送信用ミキサ 46 の出力は送信用フィルタ 45 により高調波が除去される。そして、電力増幅器 44 で電力増幅されてアンテナスイッチ 43 の他方の端子 43b に入力され、アンテナスイッチ 43 を介して、アンテナ 41 から送信される。

【0007】

ここで、送信用ミキサ 46 では、変調器 47 の出力と PLL 発振回路 51 の出力とがミキシングされるため高次の高調波も併せて出力される。この高次の高調波を除くため、送信用フィルタ 45 が設けられている。また、送信変調用入力端子 49 からのデジタル信号を変調するため、局部発振器 50 と変調器 47 を用いて変調していた。このように、局部発振器 50、変調器 47、送信用ミキサ 46、送信用フィルタ 45 と多くの部品を要していた。

【0008】

一方、近年デジタル信号を直接入力して直接変調できる周波数変調回路が開発されている。この周波数変調回路 61 を用いると図 4 のデジタル信号送受信機は図 5 に示すように簡略化できると考えられる。このことにより、局部発振器 50、変調器 47、PLL 発振回路 51、送信用ミキサ 46、送信用フィルタ 45 は周波数変調回路 61 に置換できる。

【0009】

ここで、周波数変調回路 61 は送信変調用入力端子 61b よりデジタル信号が入力され、PLL データ用入力端子 61c により PLL 制御データが入力される。そして、出力端子 61a から出力信号が出力されるものである。ここで、図 5 で使用した部品について、図 4 と同じものは同一の符号を付して説明を簡略化している。

【0010】

なお、この出願の発明に関連する先行技術文献情報としては、例えば、特許文献 1 が知られている。

【0011】

【特許文献 1】

特開平 6-284037 号公報

【0012】

【発明が解決しようとする課題】

しかしながらこのような従来のデジタル信号送受信機において、単に周波数変調回路 61 のみを図 5 に示すように置き換えると次のような問題が発生する。即ち、図 6 において、送信時には、周波数変調回路 61 では送信変調入力端子 61b に入力されるデジタル信号で周波数変調されるため、周波数変調回路 61 は高速にしなければならない。すなわち、広帯域の周波数を有するデジタル信号に対応した高速の PLL 応答性が要求されることになる。この高速の PLL 応答性を満たすには PLL のループゲインを大きくする必要がある。この PLL ループゲインを大きくすると周波数変調回路 61 から出力されるある瞬間における発振信号の位相雑音は図 6 の波形 73a または 73b に示すようになる。

【0013】

一方、受信時においては、アンテナ 41 より受信用ミキサ 54 に入力される受信信号は、71 のように表されたとする。すなわち、この受信信号 71 は、希望信号 71a と、この希望信号 71a の近傍に、この希望信号 71a よりレベルの大きい妨害信号 71b が存在したとする。そうすると、希望信号 71a と妨害信号 71b と周波数変調回路 61 の出力 74 とが受信用ミキサ 54 で混合されるので、受信用ミキサ 54 の出力からは希望信号 72a と妨害信号 72b とが出力されることになる。

【0014】

この希望信号 72a は妨害信号 72b に比べてレベルが低いので妨害信号 72b の位相雑音 72c に隠れてしまい、希望信号 72a を取り出すことができなくなる。即ち、アンテナ 41 に入力される希望信号 71a を受信できなくなるのである。

【0015】

この受信時での課題を解決するには、周波数変調回路 61 からの出力信号として、出力信号 74 の位相雑音レベル 74a を小さくすることが必要となる。即ち

、受信と送信とで別々の周波数変調回路 61 が必要になるという問題があった。なお図 6 で使用した部品について、図 5 と同じものについては同一の符号を付して説明を簡略化している。

【0016】

本発明は、この問題を解決したもので、一個の周波数変調回路を共用して小型化されたデジタル送受信機を提供することを目的としたものである。

【0017】

【課題を解決するための手段】

この目的を達成するために本発明のデジタル信号送受信機は、受信用ミキサの他方の入力には周波数変調回路の出力を接続し、受信時には前記周波数変調回路を無変調出力とするとともに、この周波数変調回路から出力される発振信号の位相雑音波形を送信時と前記受信時とで切替えるものであり、これにより、一個の周波数変調回路を用いて共用して小型化されたデジタル送受信機を提供することができる。

【0018】

【発明の実施の形態】

本発明の請求項 1 に記載の発明は、デジタル信号が入力される送信変調入力端子と、この送信変調入力端子に入力されたデジタル信号で直接変調されるとともに PLL データ用入力端子に入力された PLL 制御データにより出力信号が設定される周波数変調回路と、この周波数変調回路の出力が供給される電力増幅器と、この電力増幅器の出力が一方の端子に供給されるアンテナスイッチと、このアンテナスイッチの共通端子が接続されたアンテナ端子と、前記アンテナスイッチの他方の端子が接続された受信用フィルタと、この受信用フィルタの出力に接続された高周波増幅器と、この高周波増幅器の出力が一方の入力に供給される受信用ミキサと、この受信用ミキサの出力が供給される出力端子とを備え、前記受信用ミキサの他方の入力には前記周波数変調回路の出力を接続し、受信時には前記周波数変調回路を無変調出力とするとともに、この周波数変調回路から出力される発振信号の位相雑音波形を送信時と前記受信時とで切替えるデジタル信号送受信機であり、一個の周波数変調回路を送信時の送信周波数の変調に用

いるとともに、受信用ミキサの発振器とも共用化しているので、小型化されたデジタル送受信機を実現することができる。

【0019】

また、周波数変調回路を構成している一個のPLL発振回路の動作条件を切替えることにより周波数変調回路からの出力信号の位相雑音波形を、送信時と受信時に対してそれぞれ最適化設定ができる。その結果、送信時には高速のPLL応答性を持たせることができる。さらに、受信時には小さい位相雑音レベルとすることにより、希望信号に近接した妨害信号に対する排除能力を向上させることができる。

【0020】

さらに、一個のPLL発振回路を用いた構成により部品点数を少なくすることができるので、低価格化を実現することができるという効果がある。

【0021】

請求項2に記載の発明は、位相雑音波形は、周波数変調回路を形成する位相比較器に入力する位相比較周波数を、送信時には低い周波数に設定するとともに受信時には高い周波数に設定する請求項1に記載のデジタル信号送受信機であり、送信時には低い位相比較周波数を選択することによって周波数偏移の最小ステップ周波数を小さくでき、その結果として目標とする周波数偏移に対してより正確な周波数偏移の設定ができる。また受信時には高い位相比較周波数を用いることで位相雑音を小さくして希望信号に近接した妨害信号に対する排除能力を向上させることができる。

【0022】

請求項3に記載の発明は、位相雑音波形は、周波数変調回路を形成するチャージポンプの充放電電流を、送信時には大きな値に設定するとともに受信時には小さな値に設定する請求項1に記載のデジタル信号送受信機であり、送信時にはチャージポンプの充放電電流を大きな値に設定するので、高速つまり広帯域の周波数を有するデジタル信号に対しても高い追従性を有するPLL応答性とすることができる。また、受信時には、チャージポンプの充放電電流を小さな値に設定することにより、位相雑音を小さくして希望信号に近接した妨害信号に対する排除

能力を向上させることができる。

【0023】

請求項4に記載の発明の位相雑音波形は、周波数変調回路を形成するローパスフィルタのカットオフ周波数を、送信時には高い値に設定するとともに受信時に低い値に設定する請求項1に記載のデジタル信号送受信機であり、送信時にはローパスフィルタのカットオフ周波数を高い値に設定するので、高速つまり広帯域の周波数を有するデジタル信号に対しても高い追従性を有するPLL応答性となることができる。また、受信時にはローパスフィルタのカットオフ周波数を低い値に設定することにより、位相雑音を小さくして希望信号に近接した妨害信号に対する排除能力を向上させることができる。

【0024】

以下、本発明の実施の形態について図面を用いて説明する。図1は、本発明の一実施の形態におけるデジタル信号送受信機のブロック図である。本実施の形態におけるデジタル信号送受信機は、デジタル信号が入力される送信変調入力端子5bと、PLL制御データが入力されるPLLデータ用入力端子5cとを有し、送信変調入力端子5bに入力されたデジタル信号で直接変調されるとともにデータ用入力端子5cに入力されたPLL制御データにより出力信号が設定される周波数変調回路5と、この周波数変調回路5の出力端子5aが接続された電力増幅器4と、この電力増幅器4の出力が一方の端子3bに接続されたアンテナスイッチ3と、このアンテナスイッチ3の共通端子が接続されたアンテナ端子2と、アンテナスイッチ3の他方の端子3aが接続された受信用フィルタ6と、この受信用フィルタ6の出力に接続された高周波増幅器7と、この高周波増幅器7の出力が一方の入力に接続された受信用ミキサ8と、この受信用ミキサ8の出力が接続された出力端子9とで構成されている。

【0025】

さらに、受信用ミキサ8の他方の入力には周波数変調回路5の出力端子5aが無変調出力として接続されている。また、周波数変調回路5からの出力される発振信号の位相雑音波形とアンテナスイッチ3とは送信時と受信時とで切替える構成としている。

【0026】

以上のように構成されたデジタル信号送受信機について、以下その動作を説明する。最初に受信時について説明する。先ずアンテナスイッチ3の共通端子を3aに導通するように切替える。すると、アンテナ1により受信された高周波信号は、アンテナスイッチ3の端子3aを介して受信用フィルタ6により受信帯域外の信号が抑圧され、受信帯域の信号が入力される。

【0027】

この受信用フィルタ6から出力される信号は、高周波増幅器7により増幅されたのち、受信用ミキサ8に入力される。このとき、周波数変調回路5は単一の周波数を出力するモードに切替えられており、出力端子5aからは無変調信号である発振信号が出力される。この発振信号が受信用ミキサ8の他端に入力される。そして、この受信用ミキサ8の出力端子9からは中間周波数信号が出力される。

【0028】

次に、送信時について説明する。送信時には、アンテナスイッチ3の共通端子は3b側に導通するように切替えられるとともに、周波数変調回路5は変調モードに切替えられる。そして、送信変調入力端子5bから入力されたデジタル信号は直接変調されて変調信号として出力端子5aから出力される。この出力端子5aからの変調信号は、電力増幅器4により送信電力として十分な大きさのレベルまで増幅される。さらに、この送信信号はアンテナスイッチ3の端子3bに入力されてアンテナ端子2を介してアンテナ1から送信される。

【0029】

このアンテナスイッチ3と周波数変調回路5は、送受信時において切替え制御される。つまり、受信時ではアンテナスイッチ3は端子3aが選択され、ほぼ同時に周波数変調回路5は単一の周波数を出力するモードに切替えられて出力端子5aからは無変調信号である発振信号が出力される。また、送信時では、アンテナスイッチ3は端子3bが選択され、ほぼ同時に周波数変調回路5は変調モードに切替えられて、送信変調入力端子5bから入力されたデジタル信号が直接変調されて変調信号として出力端子5aから出力される。

【0030】

図2は、本発明の実施の形態におけるデジタル信号送受信機の周波数変調回路5のブロック図である。図2において、周波数変調回路5は、以下のように構成されている。すなわち、送信変調入力端子5bと、この送信変調入力端子5bからのデジタル信号が一方の入力端子21aに入力される分周器21と、この分周器21の出力端子21cからの出力信号が一方の入力端子24aに入力されるとともに基準信号器22の出力が分周器23を介して他方の入力端子24bに入力される位相比較器24と、この位相比較器24の出力端子24cの出力信号が入力されるチャージポンプ25と、このチャージポンプ25の出力が共通端子26aに接続されるスイッチ26と、このスイッチ26の一方の出力端子26bが接続されるローパスフィルタ27と、スイッチ26の他方の出力端子26cが接続されるローパスフィルタ28と、ローパスフィルタ27および28の出力が接続される電圧制御発振器29と、この電圧制御発振器29の出力信号が接続される出力端子5aと、周波数変調回路5に接続されるとともに、PLL制御データが入力されるデータ用入力端子5cとから構成されている。また、電圧制御発振器29の出力が前記分周器21の他方の入力端子21bに入力されている。そして、電圧制御発振器29はデータ用入力端子5cからのPLL制御データによりPLL制御される。

【0031】

以上のように構成された周波数変調回路5について以下にその動作を説明する。最初に受信時について説明する。受信時には、希望信号に近接した妨害信号があったとしても、その影響をなくすため、位相雑音レベルの小さい電圧制御発振器29とする必要がある。

【0032】

この電圧制御発振器29からの発振周波数 $f(vco)$ を持つ信号は出力端子5aに出力されるとともに、分周器21の入力端子21bに入力される。この、入力端子21bに入力された信号は、電子式に形成されたスイッチ30の共通端子30aを介して一方の出力端子30bに導かれ、そののち、 $1/F$ の分周比を持つ受信分周器30dで分周される。

【0033】

さらに、受信用分周器 30 d からの出力信号は、位相比較器 24 の一方の入力端子 24 a に入力される。つまり、分周器 21 の出力端子 21 c から出力される周波数は $f(vco)/F$ となって、位相比較器 24 の入力端子 24 a に入力される。

【0034】

一方、基準信号器 22 からは周波数 $f(xtal)$ が出力される。この周波数 $f(xtal)$ は分周器 23 で分周比 $1/R$ に分周されて $f(xtal)/R$ となり、位相比較器 24 の入力端子 24 b に入力される。

【0035】

この位相比較器 24 からの出力信号はチャージポンプ 25 を介して電子式に形成されたスイッチ 26 の共通端子 26 a に入力される。さらに、このスイッチ 26 により出力端子 26 c に接続されてカットオフ周波数が低く設定されたローパスフィルタ 28 が選択されて電圧制御発振器 29 の発振周波数 $f(vco)$ が所定の周波数を出力する。なお、この所定の周波数は、データ入力端子 5 c からの PLL 制御データにより PLL 制御されて決定される。

【0036】

このように、位相比較器 24 の入力端子 24 a に入力される発振周波数 $f(vco)/F$ と入力端子 24 b に入力される周波数 $f(xtal)/R$ とが位相比較されて PLL 制御される。その結果、位相が一致すると (数 1) の関係となる。

【0037】

【数 1】

$$f(vco)/F = f(xtal)/R$$

【0038】

さらに、(数 1) より電圧制御発振器 29 から出力される発振周波数 $f(vco)$ は (数 2) となる。

【0039】

【数 2】

$$f(vco) = F \times f(xtal) / R$$

【0040】

本実施の形態では、代表例として 915MHz の信号を受信したときには、基準信号器 22 の周波数 $f(xtal)$ を 16.8MHz とし、分周器 23 の分周比 $1/R$ を 1 とし、受信用分周器 30d の分周比 $1/F$ を $1/62.2045$ として設定している。この場合には、(数 2) より電圧制御発振器 29 の発振周波数 $f(vco)$ は、1045.0356MHz となる。

【0041】

次に、送信時について説明する。送信時には、送信変調用入力端子 5b に入力されたデジタル信号は分周器 21 の入力端子 21a に入力されるとともに、以下 4 つの設定を切替えて制御する。すなわち、一番目には、分周器 21 のスイッチ 30a が他方の出力端子 30c に接続されて、電圧制御発振器 29 の出力信号はスイッチ 30 の共通端子 30a を介して他方の出力端子 30c に導かれ、その後送信用分周器 30e に入力される。例えば、送信変調用入力端子 5b に 0 と 1 のデジタル信号が入力されたとして、0 のデータの時には送信用分周器 30e の分周比が $1/(F - \Delta F)$ に設定され、1 のデータの時には送信用分周器 30e の分周比が $1/(F + \Delta F)$ に設定される。そして、これらの出力信号は、位相比較器 24 の入力端子 24a に入力されて PLL 制御され電圧制御発振器 29 の発振周波数が制御される。

【0042】

送信変調用入力端子 5b に入力された 0 または 1 のデジタル信号に対応して、電圧制御発振器 29 の発振周波数が周波数変調されて出力端子 5a から出力されるのである。

【0043】

二番目には、チャージポンプ 25 の充放電電流の値を大きくする。これにより、高速ロックアップが可能となり、高速つまり広帯域の周波数を有するデジタル信号に対応して速い追従性を持たせた PLL 回路とすることができる。

【0044】

三番目には、スイッチ26により出力端子26bを選択してカットオフ周波数が高く設定されたローパスフィルタ27を選択した設定としている。これにより、高速つまり広帯域の周波数を有するデジタル信号に対して十分な帯域幅を持たせている。

【0045】

四番目には、分周器23の分周比 $1/R$ のRの設定を大きくしている。これにより、低い位相比較周波数を選択することによって周波数偏移の最小ステップ周波数を小さくでき、その結果として目標とする周波数偏移に対してより正確な周波数偏移の設定ができる。

【0046】

以上のように設定した周波数変調回路5についての動作を式を用いて以下説明する。最初に、送信用分周器30eからの出力信号は位相比較器24の入力端子24aに入力される。このとき、位相比較器24の入力端子24aと24bとが位相比較されて一致した時には、(数1)と同様の考え方であって、(数3)で表すことができる。

【0047】

【数3】

$$f(vco) / (F \pm \Delta F) = f(xtal) / R$$

【0048】

さらに、電圧制御発振器29の発振周波数 $f(vco)$ については、(数3)より(数4)で表すことができる。

【0049】

【数4】

$$f(vco) = (F \pm \Delta F) \times f(xtal) / R$$

【0050】

また、周波数変調における周波数偏移 $f(dev)$ は(数5)で表すことがで

きる。

【0051】

【数5】

$$f(\text{dev}) = \Delta F \times (f(\text{xtal}) / R)$$

【0052】

つまり、送信変調用入力端子5bから入力された0と1のデジタル信号により電圧制御発振器29の発振周波数 $f(\text{vco})$ が $f(\text{dev})$ の周波数偏移をもって周波数変調されることになる。さらに、この周波数偏移 $f(\text{dev})$ の最小ステップ周波数 $f(\text{step})$ については、(数6)で表すことができる。

【0053】

【数6】

$$f(\text{step}) = (f(\text{xtal}) / R) \times (1/2^n)$$

ここで、 $n=12$ とする。

【0054】

この最小ステップ周波数 $f(\text{step})$ とは、1ビットのデータにより発振周波数を変化できる周波数を表しており、データ入力端子5cに入力されるPLL制御用データによって2の乗数である n を指定することができる。この n が大きいほど最小ステップ周波数 $f(\text{step})$ を小さくできることになる。さらに、周波数偏移 $f(\text{dev})$ は(数7)で表すことができる。

【0055】

【数7】

$$\begin{aligned} f(\text{dev}) &= f(\text{step}) \times m \\ &= (f(\text{xtal}) / R) \times (m/2^{12}) \end{aligned}$$

ただし、 $m=1$ から127の自然数とする。

【0056】

つまり、周波数偏移 $f(\text{dev})$ は、最小ステップ周波数である $f(\text{step})$

）に m （1 から 127 の自然数）を掛けたものとして設定できる。この m は、データ入力端子 5 c に入力される PLL 制御用データによって指定することができる。さらに、（数 5）と（数 7）により、（数 8）が導き出せる。

【0057】

【数 8】

$$\Delta F = m / 2^{12}$$

【0058】

つまり、送信用分周器 30 e の分周比の変化分 ΔF は、 m に比例し、2 の n 乗に反比例することになる。例えば n を大きく設定すると送信用分周器 30 e の分周比の変化分 ΔF を小さくでき、その上に m を最適に設定することにより目標の ΔF が得られる。つまり、（数 7）より明らかなように周波数偏移 f (dev) の目標値に対して非常に正確に設定することが可能となる。

【0059】

次に、周波数変調回路 5 における受信時と送信時での具体的な設定例について説明する。最初に、受信時において詳細を説明する。受信時には、チャージポンプ 25 の充放電電流を小さく（本実施の形態では 0.3 mA としている。）設定することにより位相雑音レベルを小さくできる。さらに、スイッチ 26 を 26 c としてカットオフ周波数を略 0.49 MHz と低くしたローパスフィルタ 28 を用いることにより位相雑音レベルを小さくできる。また、位相比較周波数 f_r を決定する分周器 23 の分周比 $1/R$ の R を小さくし、位相比較器 24 の端子 24 b に入力する位相比較周波数 f_r （本実施の形態は 16.8 MHz を使用している。）を大きくしてさらに位相雑音レベルを小さくしている。

【0060】

このようにして位相雑音レベルを小さくすることにより、たとえ近傍に大きな妨害信号があったとしても良好な受信状態を得ることができる。すなわち、第 1 にチャージポンプ 25 の充放電電流を小さくする。第 2 に、位相比較器 24 の入力端子 24 b に入力される位相比較周波数 f_r を高くする。第 3 に、カットオフ周波数を略 0.49 MHz と低くしたローパスフィルタ 28 を用いる。以上の第

1、第2、第3の方法により位相雑音レベルを小さくする寄与の度合いは以下のようなになる。すなわち、第3より第2の効果の方が大きく、さらに第2より第1の効果の方が大きい。特に、第1のチャージポンプ25の充放電電流を小さくすることによる影響が最も大きい。

【0061】

次に、送信時において詳細を説明する。送信時には、チャージポンプ25の充放電電流（本実施の形態では2mAとしている。）を大きく設定することにより高速のPLL応答性を実現している。さらに、スイッチ26を26bとしてカットオフ周波数を略3.7MHzと高くしたローパスフィルタ27を用いることにより、高速つまり広帯域の周波数を有するデジタル信号を通過させることができる。

【0062】

また、分周器23の分周比 $1/R$ のRを3として、位相比較器24の端子24bに inputsする位相比較周波数 f_r （本実施の形態では5.6MHzを使用している。）を低く設定する。このとき、最小ステップ周波数 f_{step} はnを12として（数6）より1.367kHzとなり、さらに周波数偏移 f_{dev} は（数7）より5.47kHzとしている。

【0063】

ここで、周波数偏移 f_{dev} ／発振周波数 f_{vco} は、5.98ppmとなる。この比は発振周波数、デジタル信号の速度、水晶の温度特性や経時変化での変化量により目標値を決めることが必要となる。このように目標値が装置によって異なったとしても、分周器23の分周比 $1/R$ 、最小ステップ周波数 f_{step} を設定するn、周波数偏移 f_{dev} を設定するmについて、PLLデータ用入力端子5cから入力されるPLL制御データにより最適に設定できるので精度の高い周波数偏移の設定が可能となる。

【0064】

以上のように、電圧制御発振器29からの出力信号は、受信時には位相雑音レベルを小さくした設定とし、送信時にはPLLとして高速応答性を重視するとともに周波数偏移を精度よく設定できるものである。

【0065】

図3は、本実施の形態における送受信時の信号を表している。図3を用いて、最初に受信時について説明する。入力信号31が受信用ミキサ8の一方の入力端子に入力される。また、他方の入力端子には周波数変調回路5からの出力信号33が入力される。この受信用ミキサ8の出力は出力端子9に接続されて、この出力端子9からは出力信号32が出力される。

【0066】

ここで入力信号31のうち、希望信号31aのレベルに対して近接する妨害信号31bのレベルが大きい場合を表しており、受信用ミキサ8の出力からは出力信号32が出力される。この出力信号32は、希望信号32aと、この希望信号32aに近接する妨害信号32bとが出力される。このとき受信用ミキサ8の他方の入力端子に入力される周波数変調回路5からの出力信号33は図3に示すように位相雑音レベルを小さくしている。このため、近接する妨害信号32bの雑音成分は、希望信号32aの周波数において十分に抑圧されることになる。従って、希望信号32aは出力端子9から出力されて信号処理され、受信性能を保證できるのである。

【0067】

次に図3を用いて送信時について説明する。送信変調入力端子5bからのデジタル信号は周波数変調回路5に入力され、この周波数変調回路5からは送信用出力信号34が出力される。ここで、送信用出力信号34aは、送信変調入力端子5bから0データが入力されて周波数変調されたときの周波数変調回路5からの送信用出力信号を表している。また、送信変調入力端子5bに1のデータが入力されて周波数変調されたときは、送信用出力信号34aに対して $2 \times f(d e v)$ だけ周波数偏移された送信用出力信号34bが周波数変調回路5から出力される。さらに、0と1のデータが順次入力されると周波数変調回路5からは送信用出力信号34が順次出力されて、電力増幅器4で増幅されたのちアンテナスイッチ3を介してアンテナ1より送信される。

【0068】

【発明の効果】

以上のように本発明によれば、送信時にデジタル信号で直接変調される周波数変調回路において、受信時には送信用で用いた周波数変調回路を無変調出力として受信用ミキサの他方の入力に接続されるとともに、前記周波数変調回路から出力される発振周波数の位相雑音波形を送信時と受信時とで切替えるものである。このように、前記周波数変調回路からの出力である位相雑音波形を一個のPLL発振回路の動作条件を切替えることにより、送信時と受信時に対してそれぞれ最適化設定ができる。その結果、受信時には良好な位相雑音特性により、たとえ近接して大きな妨害信号が存在しても良好な感度で受信できる。送信時には高速つまり広帯域な周波数を有するデジタル信号に対しても高速のPLL応答性と正確な周波数偏移を持たせることができるものである。

【0069】

また、一個のPLL発振回路を用いた構成により部品点数を少なくすることができるので、小型化と低価格化を実現することができるという効果がある。

【図面の簡単な説明】

【図1】

本発明の一実施の形態におけるデジタル信号送受信機のブロック図

【図2】

同、周波数変換回路のブロック図

【図3】

同、周波数変換回路の周辺における信号図

【図4】

従来におけるデジタル信号送受信機のブロック図

【図5】

同、他の例におけるデジタル信号送受信機のブロック図

【図6】

同、周波数変換回路の周辺の信号図

【符号の説明】

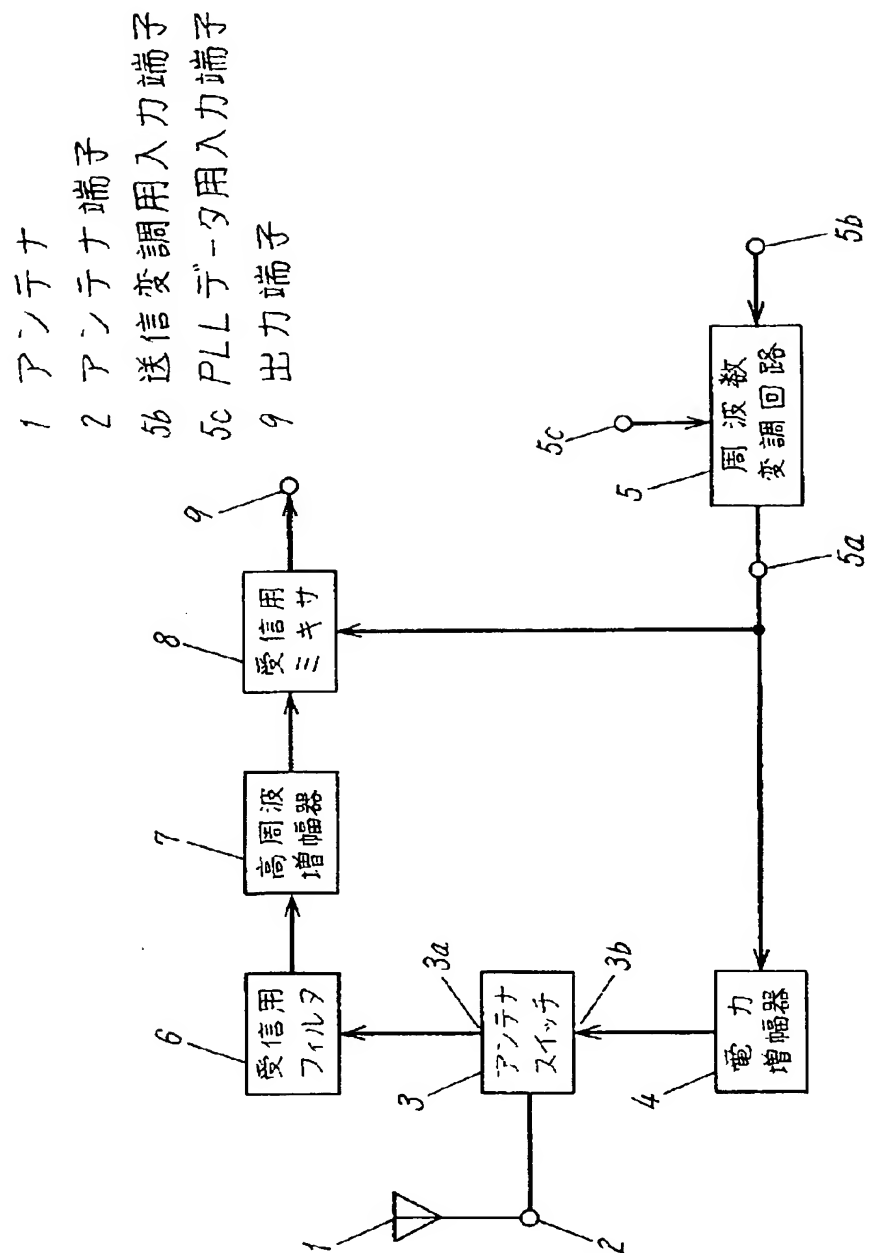
- 2 アンテナ端子
- 3 アンテナスイッチ

- 4 電力増幅器
- 5 周波数変調回路
- 5 b 送信変調用入力端子
- 5 c PLL データ用入力端子
- 6 受信用フィルタ
- 7 高周波増幅器
- 8 受信用ミキサ
- 9 出力端子

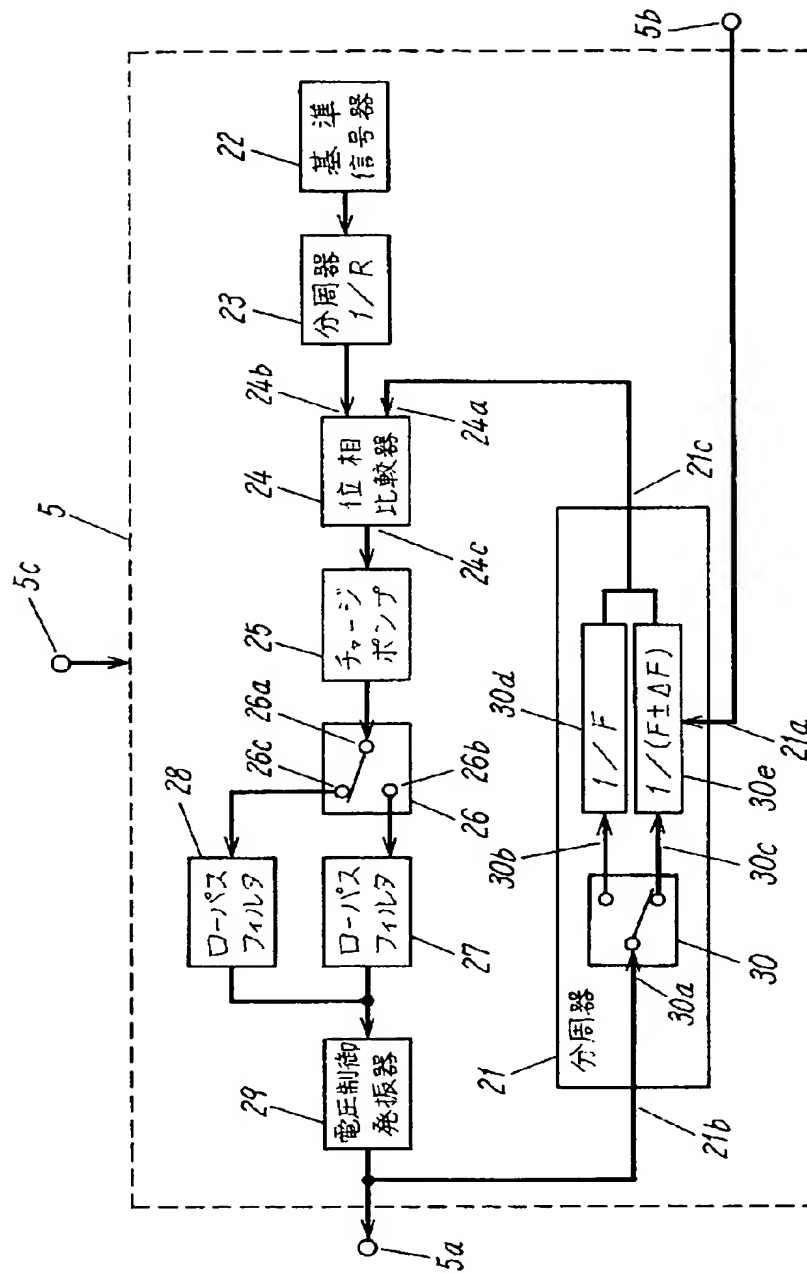
【書類名】

図面

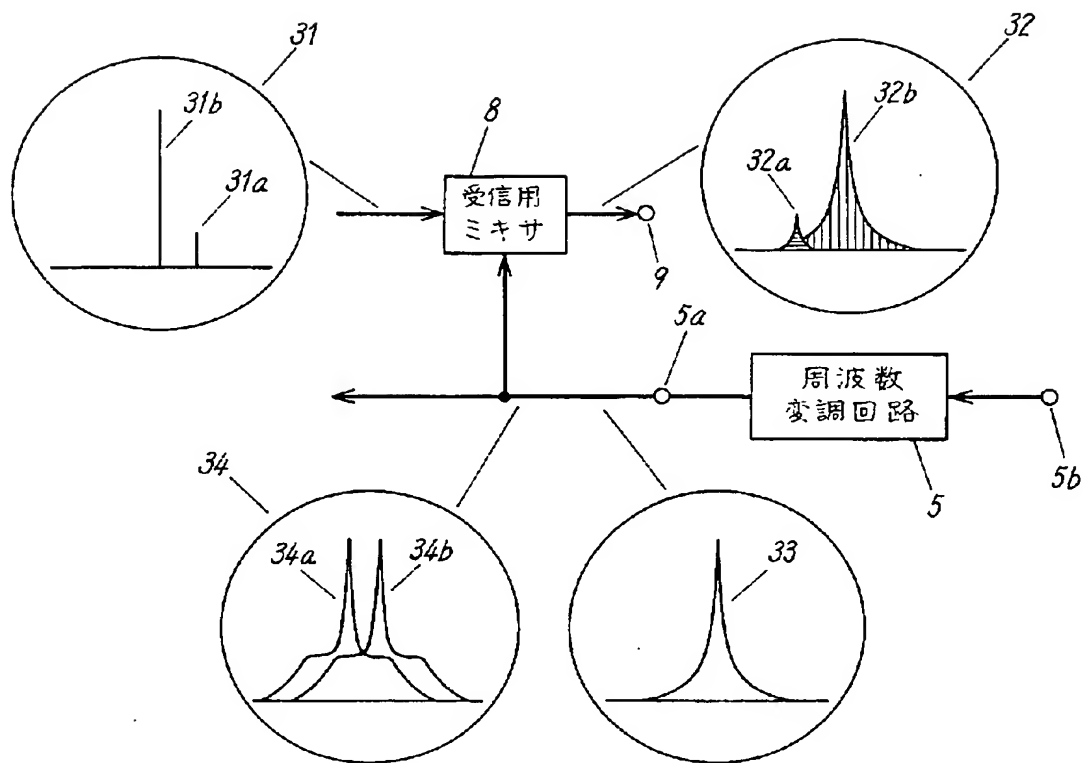
【図 1】



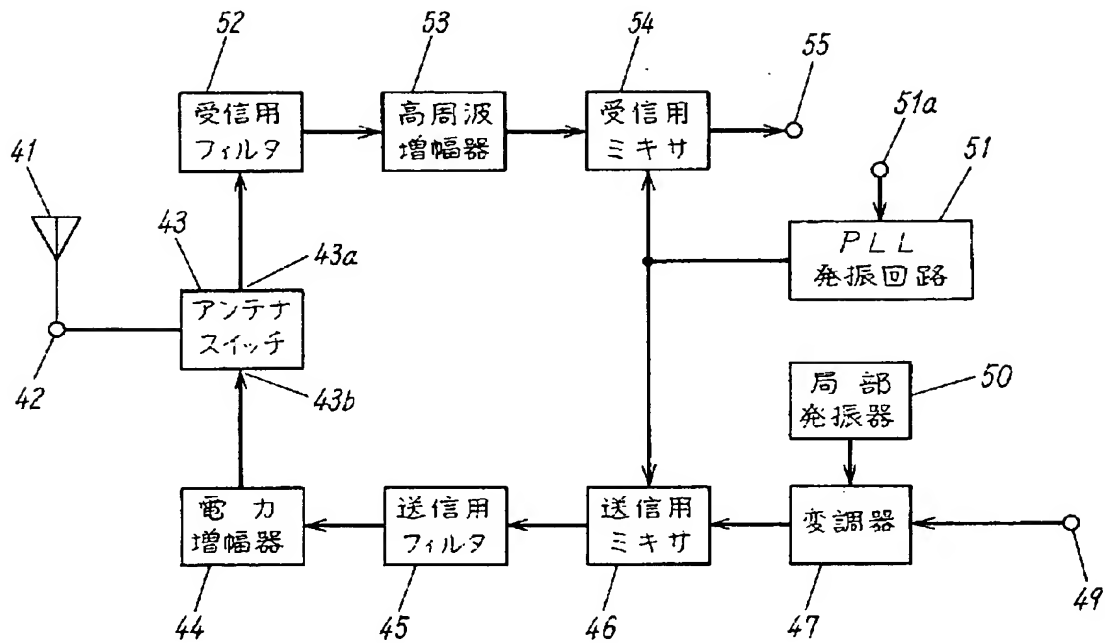
【図 2】



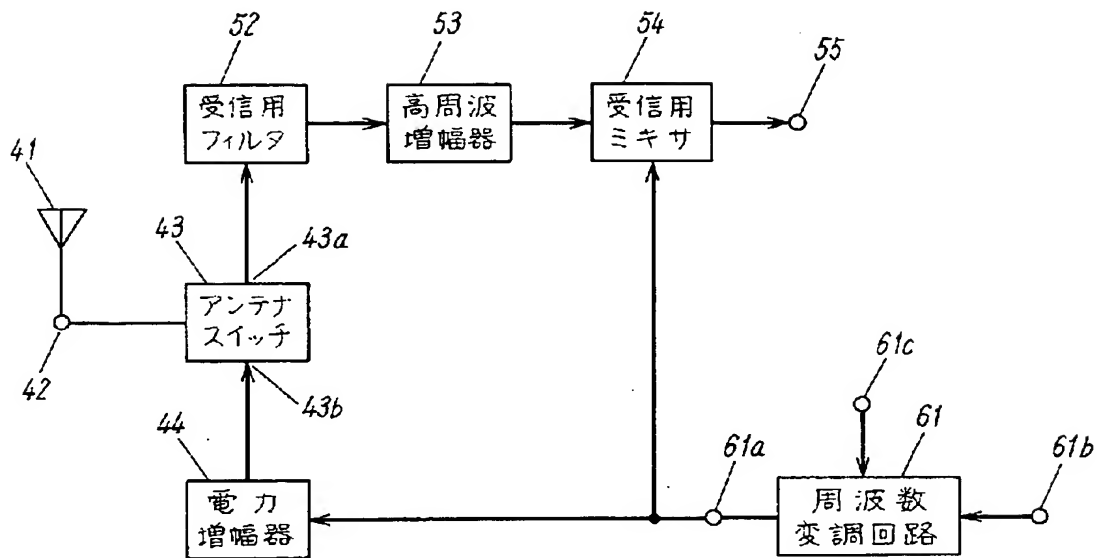
【図 3】



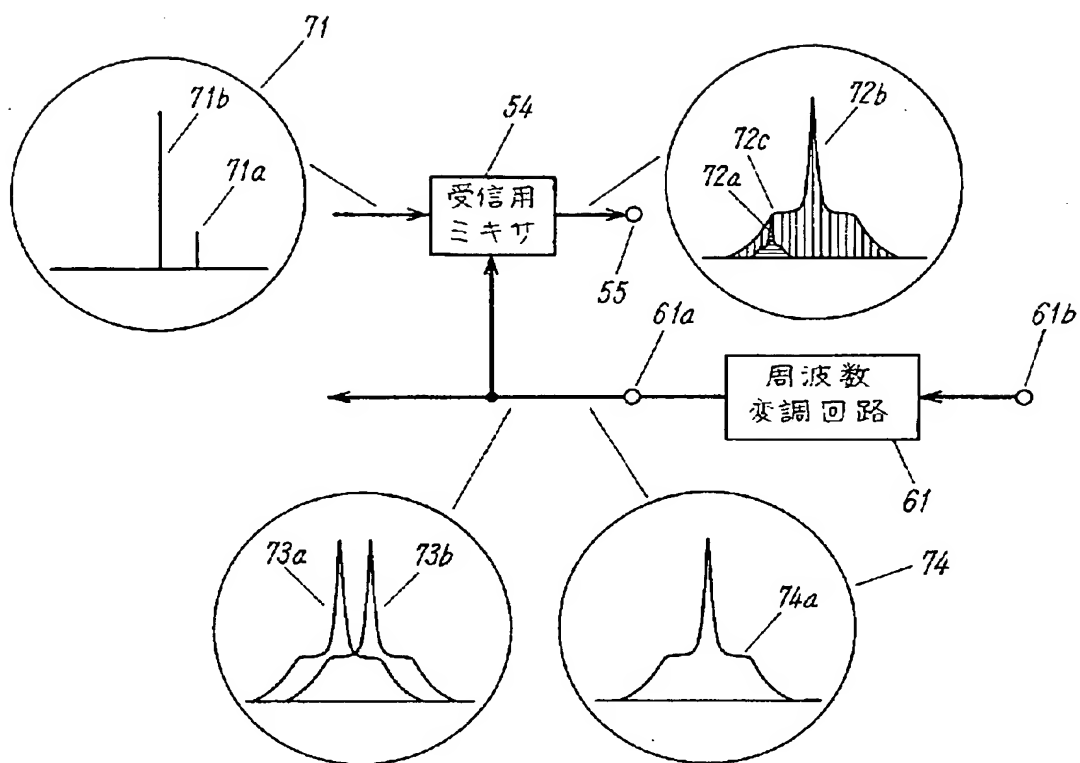
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 受信と送信とで別々の周波数変調回路が必要になる。

【解決手段】 受信用ミキサ 8 の他方の入力には周波数変調回路 5 の出力を接続し、受信時には前記周波数変調回路 5 を無変調出力とするとともに、この周波数変調回路 5 から出力される発振信号の位相雑音波形を送信時と前記受信時とで切替えるものであり、これにより、一個の周波数変調回路 5 を用いて共用して小型化されたデジタル送受信機を提供することができるものである。

【選択図】 図 1

特願 2 0 0 3 - 0 4 7 3 0 6

出 願 人 履 歷 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1 . 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社